(54) MANUFACTURE OF SEMICONDUCTOR DEVICE

(11) 5-175190 (A)

(43) 13.7.1993 (19) JP

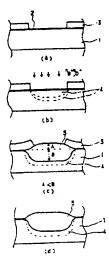
(21) Appl. No. 3-339247 (22) 24.12.1991

(71) SHARP CORP (72) YOICHI TATEWAKI (51) Int. Cl⁵. H01L21/316,H01L21/76

EURPOSE: To make an element separating area finer and flatter than the conventional example by making crystalline silicon amorphous by implanting oxygen

or silicon ions.

CONSTITUTION: After successively depositing a silicon oxide film 2 and silicon nitride film 3 on a silicon substrate 1, the film 3 is removed from an area proposed for forming an element separating area through a patterning and etching processes. Then a field oxide film 5 is formed by implanting oxygen or silicon ions after implanting boron ions for preventing the occurrence of field inversion and performing localized oxidation of silicon at 900.950°CC in a wet atmosphere. After forming the field oxide film 5, the silicon nitride film 3 is removed. Therefore, the field oxide film 5 can be subjected to fine working and flattened, since the film 5 is formed by heat treatment at a temperature lower than that of the conventional example.



4: ion-implanted layer

(19)日本国特許庁 (JP) (12) 公開特許公報 (A)

(11)特許出願公開番号

特開平5-175190

(43)公開日 平成5年(1993)7月13日

(51) Int.Cl. ⁵		識別記号	庁内整理番号	FI	技術表示箇所
₩01L	21/316 21/76	S	9169 – 4M 7342 – 4M	H O 1 L 21/94	A

審査請求 未請求 請求項の数1(全 3 頁)

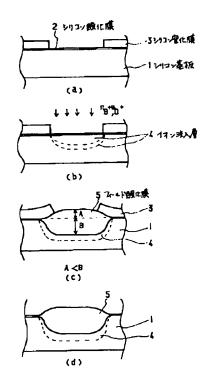
(21)出願番号	特願平3-339247	(71)出願人	000005049 シャープ株式会社
(22)出願日	平成3年(1991)12月24日	(72)発明者	大阪府大阪市阿倍野区長池町22番22号 帯刀 洋一
			大阪府大阪市阿倍野区長池町22番22号 シャープ株式会社内
		(74)代理人	弁理士 梅田 勝

(54) 【発明の名称】 半導体装置の製造方法

(57)【要約】

【構成】 シリコン基板1上に、シリコン酸化膜2及び シリコン窒化膜3を堆積後、パターニングし、素子分離 領域上のシリコン窒化膜3を除去する。その後、フィー ・ ルド反転防止のためのポロンのイオン注入及び酸素又は シリコンのイオン注入を行う。その後、ロコス酸化を行 ・い、フィールド酸化膜5を形成し、シリコン窒化膜3を 除去する。

【効果】 バーズビークによる素子分離領域のシフトや バーズビーク段差等を抑制し、フィールド酸化膜の微細 化、平坦化を可能にする。



【特許請求の範囲】

【請求項1】 半導体基板上にシリコン酸化膜及びシリ コン窒化膜を形成した後、パターニングし、素子分離領 域上の上記シリコン窒化膜を除去する工程と、

フィールド反転防止のためのイオン注入と酸素又はシリ コンのイオン注入とを行う工程と、

該工程後、フィールド酸化膜を形成する工程とを有する ことを特徴とする、半導体装置の製造方法。

【発明の詳細な説明】

[0001]

【産業上の利用分野】本発明は、素子分離技術に関する ものである。

[0002]

【従来の技術】図2に従来の素子分離領域形成工程図を 示す。1はシリコン基板、2はシリコン酸化膜、3はシ リコン窒化膜、4はフィールド反転防止のためのイオン 注入層、5はフィールド酸化膜を示す。

【0003】次に、製造工程について説明する。

【0004】まず、シリコン基板1上にシリコン酸化膜 2 及びシリコン窒化膜 3 を堆積後、パターニング、エッ チング工程により、素子分離領域となる部分のシリコン 窒化膜3を除去する(図2(a))。

【0005】次に、フィールド反転防止のためのポロン のイオン注入を行い(図 2 (b))、ウェット雰囲気中 で1050~1100℃でロコス酸化することにより、 膜厚5000Å程度のフィールド酸化膜5を形成し(図 2 (c))、その後、シリコン窒化膜3を除去する(図 2 (d)).

[0006]

【発明が解決しようとする課題】上記工程を用いる場 合、ロコス酸化を行う際、程度の高い熱処理が必要であ る。このため、バーズビークが発生し、これにより、所 望の形状と異なる素子分離領域が形成され、また、フィ ールド反転防止のためのイオン注入領域4の濃度分布に バラツキ及びバーズビーク段差が生じるため、素子分離 領域の微細化及び平坦化を制限していた。

【0007】本発明は、程度の低い熱処理を行うことに より、従来よりも素子分離領域を微細化及び平坦化する ことを可能にする手段を提供することを目的とする。

[0008]

【課題を解決するための手段】本発明の半導体装置の製 造方法は、半導体基板上にシリコン酸化膜及びシリコン 窒化膜を形成した後、パターニングし、素子分離領域の 上記シリコン窒化膜を除去する工程と、フィールド反転 防止のためのイオン注入と酸素又はシリコンのイオン注 入とを行う工程と、該工程後、フィールド酸化膜を形成 する工程とを有することを特徴とするものである。

【作用】上記構成の工程を用い、酸素又はシリコンのイ オン注入を行うことにより、結晶シリコンをアモルファ 50 3 シリコン窒化膜

ス化することにより、従来の結晶シリコンを酸化するよ り程度の低い熱処理で、フィールド酸化膜 5 を形成する ことができ、また、シリコン基板1表面より上部のフィ ールド酸化膜 5 の膜厚より、下部フィールド酸化膜 5 の **聴厚の方が厚くなる。**

【0010】また、酸素をイオン注入する場合の方が、 酸素イオンが酸化促進剤として働くため、シリコンイオ ンを注入する場合に比べて、より低い程度の熱処理でフ ィールド酸化膜5を形成することができる。

[0011]

【実施例】以下、一実施例に基づいて、本発明を詳細に 説明する。

【0012】図1は本発明の一実施例の製造工程図であ る。1はシリコン基板、2はシリコン酸化膜、3はシリ コン窒化膜、4はイオン注入層、5はフィールド酸化膜 を示す。

【0013】次に、製造工程について説明する。まず、 従来の技術を用いて、シリコン基板1上にシリコン酸化 膜2及びシリコン窒化膜3を堆積後、パターニング、エ 20 ッチング工程により素子分離領域となる部分のシリコン 窒化膜3を除去する(図1(a))。

【0014】次に、フィールド反転防止のためのボロン のイオン注入を行いその後、10¹⁶ions/cm² オ ーダーのドーズ量で、加速エネルギー100~200K e Vで酸素又はシリコンのイオン注入を行い、ウェット 雰囲気中で、900~950℃でロコス酸化することにり より、膜厚5000A程度のフィールド酸化膜5を形成 し(図1(c))、その後、シリコン窒化膜3を除去す る(図1(d))。

【0015】本発明は、ロコス酸化工程の前に、酸素又 はシリコンのイオン注入を行うことを特徴とし、フィー ルド反転防止のためのポロンのイオン注入工程の前に酸 素又はシリコンのイオン注入を行っても同様の効果を奏 し、また上記実施例に限定されるものではない。

[0016]

【発明の効果】以上、詳細に説明した様に、本発明を用 いることにより、従来より程度の低い熱処理でフィール・ ド酸化膜が形成されるため、フィールド反転防止層の濃 度分布が一様となり、バーズビークによるシフト等が抑 制でき、フィールド酸化膜の微細加工が可能となりまた シリコン基板表面より上部のフィールド酸化膜の膜厚よ り、下部のフィールド酸化膜の膜 厚の方が厚くなるた め、フィールド酸化膜の平坦化が可能となる。

【図面の簡単な説明】

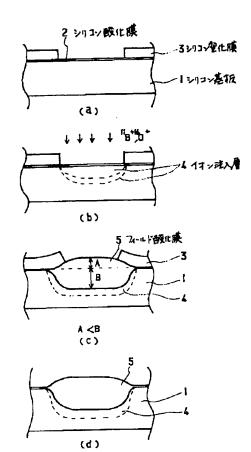
【図1】本発明の一実施例の製造工程図である。

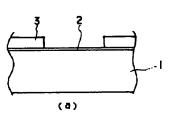
【図2】従来のフィールド酸化膜の製造工程図である。 【符号の説明】

- 1 シリコン基板
- 2 シリコン酸化膜

5 フィールド酸化膜

【図1】





[図2]

